

# Exploration paramétrique d'amplificateurs de transimpédance CMOS à bande passante maximisée

Ian O'Connor, Fabien Mieyeville, Faress Tissafi-Drissi et Frédéric Gaffiot

LEOM – UMR 5512

Ecole Centrale de Lyon, 36 avenue Guy de Collongue, 69134 Ecully Cedex FRANCE

<http://leom.ec-lyon.fr/index.html>

E-mail : [ian.oconnor|fabien.mieyeville|faress.tissafi-drissi|frederic.gaffiot]@ec-lyon.fr

## Résumé

Ce papier présente une méthode de conception rapide et robuste pour maximiser de façon systématique la réponse fréquentielle d'amplificateurs de transimpédance CMOS simple, classe de circuit d'intérêt fondamental pour les architectes de MOEMS/NOEMS<sup>1</sup>. Cette méthode s'appuie sur une analyse de la réponse fréquentielle de la structure et sur une assimilation des composants à une fonction d'approximation de filtrage de type Butterworth. Nous utilisons la méthode développée pour explorer l'espace de conception et pour étudier l'apport relatif des modifications paramétriques, structurelles et architecturales à la réduction des contraintes portant sur l'amplificateur interne.

**Mots clés** - amplificateurs de transimpédance, méthodes de conception, liens optiques haut-débit

**Thème** - Circuits et systèmes électroniques analogiques

## 1 Introduction

Les circuits haut-débit d'interface optique CMOS représentent un enjeu considérable pour des systèmes comprenant des interconnexions optiques inter- et intra-puce. En effet, une telle intégration présente des rapports débit/puissance inaccessibles aux systèmes à interconnexions métalliques [1] tout en assurant la compatibilité avec les technologies standards de fabrication de circuits intégrés. Le préamplificateur du bloc récepteur (transimpédance) est l'un des composants les plus critiques dans le lien, car à son entrée réside la capacité parasite du photorécepteur  $C_d$ .

Dans les technologies silicium,  $C_d$  peut atteindre des valeurs avoisinant les 500fF, qui résulte de la surface importante de silicium nécessaire pour générer un courant décelable (quelques  $10\mu A$ ). Une solution alternative consiste en l'utilisation de photodétecteurs en technologie III-V, où la sensibilité est nettement plus importante et peut donc générer des niveaux de courant comparables à surface fortement réduite, et par conséquent des valeurs de capacités parasites de l'ordre de 10fF. Cependant, l'avantage acquis est en partie perdu à cause des capacités parasites introduites par le packaging : celles des plots de connexion sont typiquement de l'ordre de 1pF. Afin de résoudre ces problèmes, il est nécessaire de recourir à des techniques de packaging avancées et coûteuses (MCM, flip-chip, intégration hétérogène [2]).

De manière générale, la bande passante d'un lien optique est limitée par celle de l'amplificateur de transimpédance. Afin que les interconnexions optiques soient viables, et que leurs performances concurrencent celles des interconnexions métalliques, des bandes passantes nettement supérieures à 1GHz sont nécessaires. Des méthodes *ad hoc* existent pour maximiser cette bande passante ; nous les classons dans trois groupes (non nécessairement exclusifs) :

- paramétrique : pour une structure de transimpédance donnée, trouver la combinaison des paramètres des composants nécessaire pour maximiser la bande passante ;
- structurelle : pour une architecture de préamplificateur donnée, effectuer des modifications structurelles qui consistent habituellement à rajouter des éléments inductifs en série [3] ou capacitifs pour augmenter de façon artificielle la charge ou la contre-réaction [4] ;
- architecturale : utiliser des architectures plus complexes telles que le bootstrap ou l'étage d'entrée à grille commune [5].

Pour la plupart de ces approches, le facteur commun qui permet la maximisation de la bande passante est la réponse classique du filtre de Butterworth. Les systèmes à étudier sont du deuxième ou du troisième ordre, pour lesquels les équations générales sont respectivement représentées par (1) et (2) :

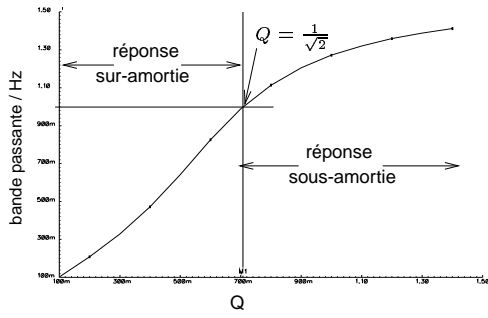
$$H(s) = \frac{A_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (1)$$

$$H(s) = \frac{A_0}{1 + \frac{s}{\omega_0 Q^2} + \frac{s^2}{\omega_0^2 Q^2} + \frac{s^3}{\omega_0^3}} \quad (2)$$

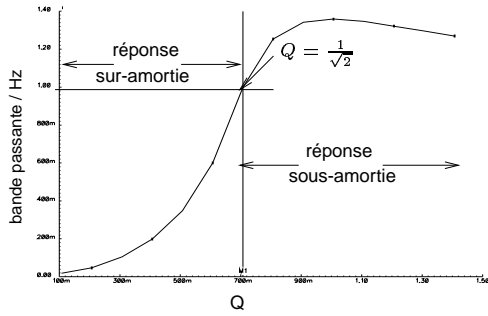
où  $A_0$  est le gain à basses fréquences,  $\omega_0$  est la fréquence angulaire du pôle (rad/s) et  $Q$  est le facteur de qualité du pôle ( $= 1/2\zeta$ , où  $\zeta$  est le coefficient d'amortissement). La limite entre les réponses fréquentielles sur- et sous-amorties (ce qui correspond à une bande passante maximale sans résonance propre) se trouve à  $Q = 1/\sqrt{2}$  (voir figures 1(a) et 1(b) pour des systèmes à deuxième et à troisième ordre respectivement).

Ce papier est organisé en trois parties. Nous commençons par une analyse théorique de l'amplificateur de transimpédance de base et développons une formulation pour

<sup>1</sup>Micro/Nano-Opto-Electro-Mechanical Systems



(a) Système normalisé du second ordre



(b) Système normalisé du troisième ordre

FIG. 1: Bande passante en fonction de Q

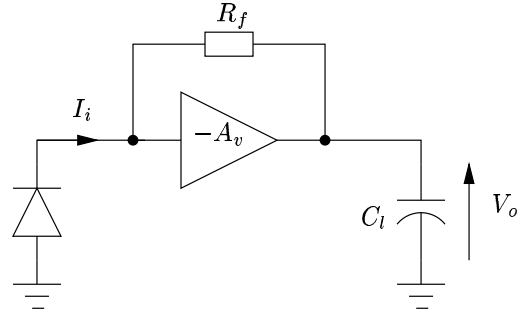
les expressions analytiques du gain de transimpédance, de la bande passante et du facteur de qualité. Par un réordonnement des équations analytiques, nous développons ensuite une procédure de conception. Nous terminons par une exploration de l'espace de conception de cette structure.

## 2 Analyse théorique de l'amplificateur de transimpédance de base

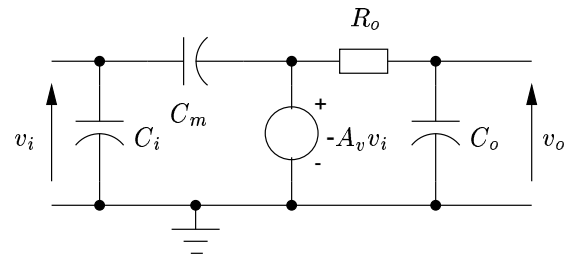
La structure de l'amplificateur de transimpédance de base dans une configuration typique est donnée en fig. 2(a) [6]. Dans ce papier, nous ciblons la technologie CMOS et remplaçons le bloc amplificateur par un modèle avec une impédance d'entrée capacitive (cf. fig. 2(b)). Le modèle complet du circuit que nous utilisons pour cette analyse est donné en fig. 2(c) (nous modélisons la photodiode simplement par une source de courant avec une capacité parasite).

L'expression pour le gain de transimpédance  $Z_g$  est alors :

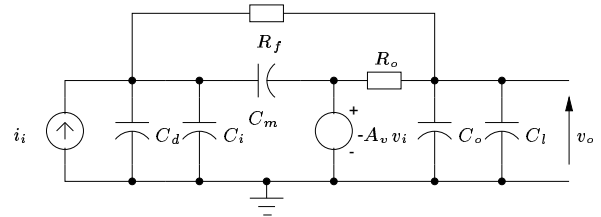
$$Z_g(s) = \frac{v_o}{i_i} = \frac{Z_{g0} + a_1 s}{1 + b_1 s + b_2 s^2} \quad (3)$$



(a) Amplificateur de transimpédance simple



(b) Modèle d'amplificateur



(c) Modèle complet du circuit d'analyse

FIG. 2: Modèles pour l'analyse de l'amplificateur de transimpédance de base

où :

$$\begin{aligned} Z_{g0} &= \frac{R_o - R_f A_v}{1 + A_v} \\ a_1 &= \frac{C_m R_o}{1 + A_v} \\ b_1 &= \frac{C_x (R_o + R_f) + C_y R_o + C_m R_f (1 + A_v)}{1 + A_v} \\ b_2 &= \frac{R_o R_f (C_x C_y + C_x C_m + C_y C_m)}{1 + A_v} \end{aligned}$$

Dans ces expressions,  $C_x = C_d + C_i$  et  $C_y = C_l + C_o$ .

Dans le cadre de l'approche développée dans ce papier, nous avons négligé les pôles internes de l'amplificateur. Cette hypothèse est valable tant que la structure de l'amplificateur ne comporte qu'un seul étage.

Le système décrit en (3) est du second ordre, dont l'équation générale a été précédemment écrite en (1). Par identification,

$$Z_{g0} = \frac{R_o - R_f A_v}{1 + A_v} \quad (4)$$

$$\omega_0 = \sqrt{\frac{1 + A_v}{R_o R_f (C_x C_y + C_m (C_x + C_y))}} \quad (5)$$

$$= \frac{1}{R_o C_y} \sqrt{\frac{1 + A_v}{M_f (M_x + M_m + M_x M_m)}}$$

$$Q = \frac{\sqrt{(1 + A_v)(R_f R_o (C_x C_y + C_m (C_x + C_y)))}}{C_x (R_o + R_f) + C_y R_o + C_m R_f (1 + A_v)} \quad (6)$$

$$= \frac{\sqrt{M_f (M_x + M_m (1 + M_x)) (1 + A_v)}}{1 + M_x (1 + M_f) + M_m M_f (1 + A_v)}$$

où nous introduisons les facteurs multiplicateurs  $M_f = R_f/R_o$ ,  $M_x = C_x/C_y$  et  $M_m = C_m/C_y$ , normalisant toute expression à la constante de temps  $\tau = R_o C_y$ .

Il est intéressant de remarquer que dans ces expressions, nous avons négligé l'effet du zéro dû à la capacité Miller  $C_m$ . Nous avons en effet supposé que ce zéro se situe à une fréquence bien plus importante que celle des pôles, et qu'il n'intervient donc pas dans le calcul de la bande passante. Cette hypothèse est valable tant que :

$$A_v > \frac{M_m^2}{M_f (M_x + M_m + M_x M_m)} - 1$$

ce qui est probable si la capacité  $C_m$  est constituée simplement de la capacité parasite grille-drain dans l'amplificateur interne. Le zéro peut cependant être utilisé pour étendre la bande passante en le plaçant à la même fréquence que les pôles en posant :

$$M_m \gg \frac{1}{2} (M_f (1 + M_x) \pm \sqrt{(M_f (1 + M_x))^2 + 4 M_f M_x})$$

et en cherchant la solution pour  $A_v$ . Cette approche nécessite invariablement un élément capacitif supplémentaire en parallèle avec la résistance de contre-réaction, et nous ne développerons pas plus cette approche dans ce papier.

### 3 Procédure de conception

A partir de l'analyse précédente, nous développons une procédure de conception qui, en fonction des performances de transimpédance requises ( $Z_{g0}$ , bande passante et  $Q$ ) et des conditions de fonctionnement ( $C_d$ ,  $C_l$ ) génère les valeurs des composants pour la résistance de contre-réaction  $R_f$  et l'amplificateur interne ( $A_v$  et  $R_o$ ). Nous supposons initialement que l'amplificateur ne présente pas de capacités parasites  $C_i$ ,  $C_m$  ou  $C_o$  et ne contribue donc pas à  $C_x$  ou  $C_y$ . Dans un environnement hiérarchique de conception (automatisée), cette hypothèse serait révisée une fois qu'un circuit au niveau transistor ait été généré à partir des spécifications de l'amplificateur (fig. 3).

La procédure de conception est schématisée en figure 4. Des expressions explicites existent pour  $A_v$ ,  $R_o$  et  $R_f$  mais celles-ci sont complexes, ce qui rend leur implantation difficile. La procédure de conception que nous avons développée est itérative et fonctionne sur le principe simple de la bisection [7], comprenant un mécanisme de détection et d'extension des frontières. L'algorithme a été programmé en langage Java et converge systématiquement en moins d'une seconde (typiquement quelques dizaines d'itérations) à une précision supérieure à 0.1% sur une station Sun Ultra 5.

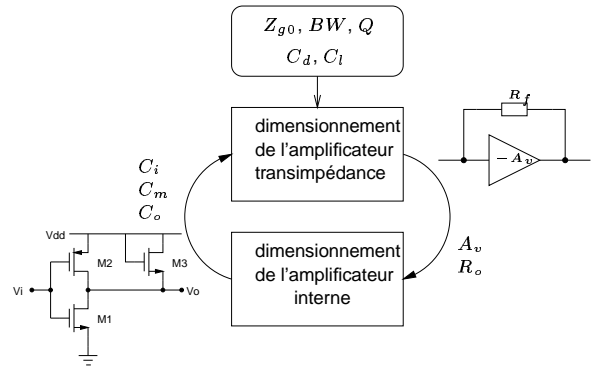


FIG. 3: Procédure de conception hiérarchique

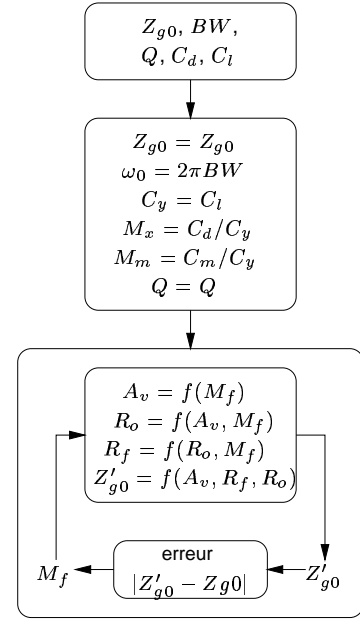


FIG. 4: Procédure de conception pour l'amplificateur de transimpédance de base

Les équations utilisées dans la procédure pour calculer  $A_v$ ,  $R_o$  et  $R_f$  sont données dans (7-10), qui se trouve être un ré-ordonnement des équations analytiques (4)-(6).

$$R_o = \frac{\sqrt{\frac{1 + A_v}{M_x M_f}}}{\omega_0 C_y} \quad (7)$$

$$R_f = M_f R_o \quad (8)$$

$$A_v = \frac{a - 2bcQ^2 \pm \sqrt{a^2 - 4abcQ^2}}{2c^2Q^2} - 1 \quad \text{si } M_m \neq 0 \quad (9)$$

$$A_v = \frac{b^2Q^2}{M_f M_x} - 1 \quad \text{si } M_m = 0 \quad (10)$$

où :

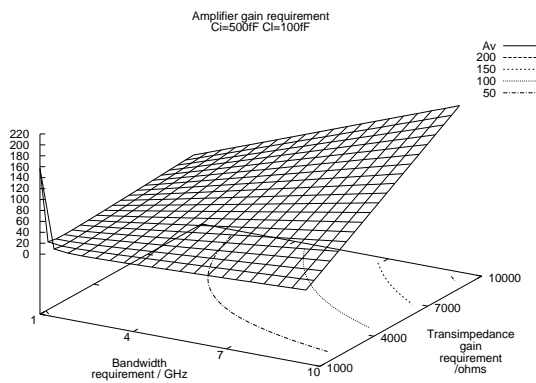
$$a = M_f (M_x + M_m + M_x M_m)$$

$$b = 1 + M_x (1 + M_f)$$

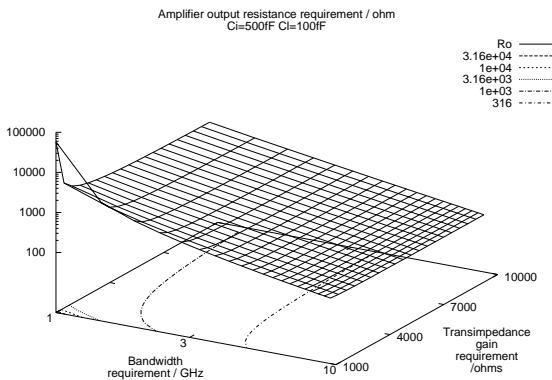
$$c = M_m M_f$$

## 4 Exploration paramétrique de l'espace de conception

Nous avons tracé les spécifications pour l'amplificateur interne (gain  $A_v$ , fig. 5(a) et résistance de sortie  $R_o$ , fig. 5(b)) en fonction des spécifications de l'amplificateur de transimpédance (bande passante et gain de transimpédance) pour  $C_x = C_d = 500fF$  et  $C_y = C_l = 100fF$ . Comme attendu, ces courbes montrent que le gain  $A_v$  nécessaire augmente linéairement en fonction du produit gain de transimpédance  $\times$  bande passante TGBW, et que la résistance de sortie requise décroît de façon exponentielle avec la spécification pour la bande passante.



(a)  $A_v$  vs bande passante vs  $Z_{g0}$



(b)  $R_o$  vs bande passante vs  $Z_{g0}$

FIG. 5: Espaces de conception de l'amplificateur de transimpédance de base ( $Z_{g0}$ ,  $BW$ )

En considérant maintenant la réalisation physique de l'amplificateur, la construction de ce dernier est d'autant plus facilitée que le rapport  $R_o/A_v$  est important. Les solutions à fort ratio  $R_o/A_v$  nécessitent également des valeurs plus faibles de courant au repos et de surface utilisée (fig. 6).

Pour valider l'approche décrite dans ce papier, la méthode développée a été utilisée dans la conception d'un amplificateur de transimpédance  $1THz\Omega$  en technologie CMOS analogique  $0.35\mu m$ . Les performances simulées du circuit sont résumées en tab. 1.

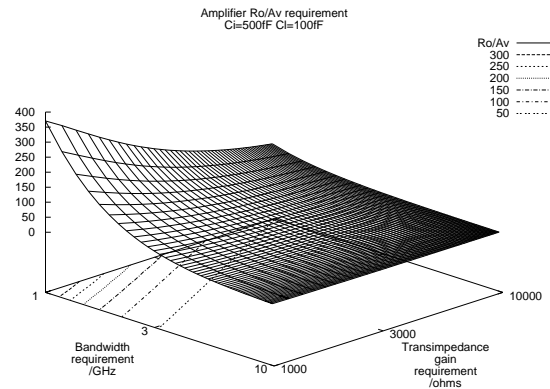


FIG. 6: Facilité de conception (rapport  $R_o/A_v$ ) de l'amplificateur interne en fonction de la bande passante et  $Z_{g0}$

TAB. 1: Performances simulées d'un amplificateur de transimpédance conçu à l'aide de la méthode décrite

Paramètre	Valeur
Gain de transimpédance $Z_{g0}$	$1k\Omega$
Bande passante	$1.03GHz$
Capacité de photodiode $C_d$	$400fF$
Capacité de charge $C_l$	$150fF$
Tension d'alimentation $V_{dd}$	$3.3V$
Gain en tension de l'amplificateur interne	6.2
Résistance de sortie de l'amplificateur interne	$1.3k\Omega$
Résistance de contre-réaction	$1.4k\Omega$
Puissance statique	$5.9mW$
Surface active	$14.1\mu m^2$

## 5 Conclusions et perspectives

Nous avons présenté une méthode de conception pour une maximisation systématique de la bande passante de structures élémentaires de préamplificateurs CMOS utilisées dans des circuits de réception optoélectroniques haut-débit. Cette méthode est facile à implanter, rapide d'exécution et permet une exploration quasi-exhaustive de l'espace de conception en peu de temps.

L'extension de cette méthode à des architectures plus complexes (bootstrap, grille commune) permettra une évaluation objective de l'apport de telles architectures.

## Références

- [1] David A. B. Miller, "Physical reasons for optical interconnections," *Int. J. Optoelectronics*, vol. 11, 1997.
- [2] K. Banerjee *et al.*, "3-D ICs : A novel chip design for improving deep-submicrometer interconnect performance and systems-on-chip integration," *Proceedings of the IEEE*, vol. 89, no. 5, May 2001.
- [3] Sunderarajan S. Mohan *et al.*, "Bandwidth extension in CMOS with optimized on-chip inductors," *IEEE Journal of Solid-State Circuits*, vol. 35, no. 3, Mar. 2000.
- [4] Chin-Wei Kuo *et al.*, "2 Gbit/s transimpedance amplifier fabricated by  $0.35\mu m$  CMOS technologies," *Electron. Lett.*, vol. 37, no. 19, Sept. 2001.
- [5] Jerald Graeme, *Photodiode Amplifiers*, McGraw-Hill, 1996.
- [6] Mark Ingels *et al.*, "A 1-Gb/s,  $0.7\mu m$  CMOS optical receiver with full rail-to-rail output swing," *IEEE Journal of Solid-State Circuits*, vol. 34, no. 7, July 1999.
- [7] Youssef Saab *et al.*, "On the graph bisection problem," *IEEE Trans. Circuits and Systems I*, vol. 39, no. 9, Sept. 1992.